



Stage : Entrées/sorties parallèles

Niveau requis : Ecole d'ingénieur

Date début : 1^{er} semestre 2010

Lieu : CERFACS – 42 av. G. Coriolis – 31057 Toulouse

Durée : Environ 6 mois

Contexte : Les simulations numériques conduites par le CERFACS utilisent des calculateurs à architecture massivement parallèle ou des clusters disposant d'un nombre significatif de nœuds de calcul auxquels sont associés un espace d'entrée sortie dédié. Si la partie calculatoire de nos applications a été parallélisée et optimisée pour tirer partie du grand nombre de processeurs et accélérer le temps de calcul la lecture et l'écriture des données reste quant à elle bien souvent séquentielle et constitue par là même un goulot d'étranglement qui peut entraver l'amélioration du temps global de restitution de l'application.

L'objet de ce stage consiste à comparer différentes stratégies de parallélisation des entrées/sorties sur des exemples types d'entrées/sorties massives. Ces tests comparatifs seront menés sur nos différentes plateformes (Cluster PowerPc de 224 cœurs de calculs, Cluster Nehalem de 656 cœurs de calcul, IBM Blue Gene de 4096 cœurs de calcul) et une ou deux des meilleures stratégies pourra être appliquée pour améliorer le temps de restitution global d'une de nos applications parallèles.

Le candidat devra avoir de bonnes notions en calcul scientifique parallèle et notamment des techniques d'échange de message MPI (Message Passing Interface). Le langage de développement principal sera le fortran.

Contacts :

Isabelle d'Ast – 05 61 19 30 53 – dast@cerfacs.fr

Nicolas Monnier – 05 61 19 30 79 – monnier@cerfacs.fr